

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-135987

(43)Date of publication of application : 10.05.2002

(51)IntCl.

H02H 3/20  
H02H 7/20  
H02M 3/28  
H02M 3/35

(21)Application number : 2000-321116

(71)Applicant : NEC CORP  
DENSEI LAMBDA KK

(22)Date of filing : 20.10.2000

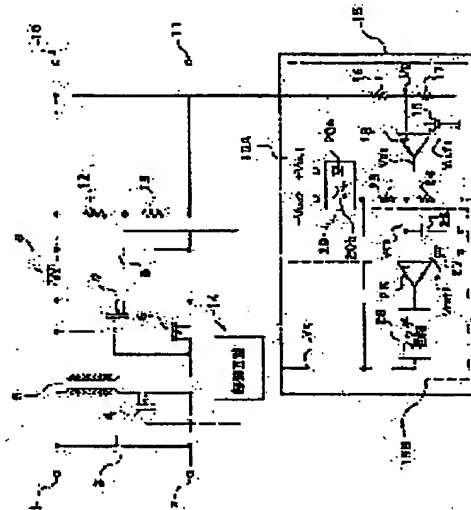
(72)Inventor : MATSUDA HIDESHI  
SHIMIZU YOSHIFUMI

## (54) OVERVOLTAGE PROTECTIVE CIRCUIT IN STABILIZED POWER

## (57)Abstract

**PROBLEM TO BE SOLVED:** To provide a stabilized power supply having an overvoltage protective circuit, which does not make errors due to effects from the outside.

**SOLUTION:** This overvoltage protective circuit has a first protective means 15A to temporarily stop the operation of the stabilized power supply based on the detected overvoltage, and a second protective means 15B to latch stop the operation of the stabilized power supply when the first overvoltage protective means 15A detects overvoltage at least consecutively twice within a predetermined period.



## LEGAL STATUS

[Date of request for examination] 06.12.2000

[Date of sending the examiner's decision of rejection] 13.01.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The overvoltage protection circuit in the regulated power supply characterized by having the 2nd safeguard which carries out a latch halt of the actuation of the above-mentioned regulated power supply when detected succeeding the inside of the time amount which has an overvoltage with the 1st safeguard which stops actuation of a regulated power supply temporarily by overvoltage detection, and the overvoltage protection means of the above 1st twice [ at least ] or more.

[Claim 2] Said regulated power supply is an overvoltage protection circuit in the regulated power supply according to claim 1 characterized by being forward mold switching power supply.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the overvoltage protection circuit in a regulated power supply.

[0002]

[Description of the Prior Art] Drawing 3 is the circuit diagram showing an example of the overvoltage protection circuit in the conventional regulated power supply. A regulated power supply is forward mold switching power supply which consists of secondary output circuits which consist of an upstream drive circuit which consists of a primary winding of input terminals 1 and 2, a smoothing capacitor 3, MOSFET4 for main switches, and a transformer 5, and MOSFET6 for a rectification switch, MOSFET7 for a reflux switch, a choke coil 8, the output capacitor 9, output terminals 10 and 11, the partial pressure resistance 12 and 13 and a control circuit 14.

[0003] The partial pressure resistance 16 and 17 to which the overvoltage protection circuit 15 was connected to the output terminal 10, The comparator 18 by which the partial pressure electrical potential difference  $V_o$  by the partial pressure resistance 15 and 16 is inputted into one input terminal, The source 19 of reference voltage which is connected to the input terminal of another side of a comparator 18, and has the 1st reference voltage  $V_{ref1}$  for overvoltage detection, The photograph coupler 20 which consists of photodiode 20a connected to the output terminal of a comparator 18, and photo transistor 20b, The capacitor 21 for malfunction prevention connected with photo transistor 20b of the photograph coupler 20 between touch-down, It consists of a latch circuit 22 by which the input terminal was connected with photo transistor 20b at the node of a capacitor 21, and the output terminal was connected to the control port of a control circuit 14 of operation.

[0004] In an above-mentioned configuration, PWM control of MOSFET4 for main switches is carried out by the control circuit 14 so that the output voltage obtained from output terminals 10 and 11 may be stabilized.

[0005] Protected operation of the overvoltage protection circuit 15 is performed as follows. First, when the output voltage in the output terminals 10 and 11 to which the load (not shown) was connected is within the limits of usual, the overvoltage protection circuit 15 does not operate. In this case, the output voltage  $V_g$  of the latch circuit 22 connected to the control port of a control circuit 14 of operation, i.e., control voltage, is high-level, and it does not affect the PWM control action of a control circuit 14.

[0006] Next, if the output voltage obtained from output terminals 10 and 11 turns into an overvoltage by a certain cause, as shown in drawing 4, the partial pressure electrical potential difference  $V_o$  by the partial pressure resistance 16 and 17 will exceed the overvoltage detection electrical potential difference  $V_{ref1}$  of the source 19 of reference voltage. By that cause, the output voltage  $V_c$  of a comparator 18 is set to a low level from high level, a current flows and emits light from +Vcc power source to photodiode 20a of the photograph coupler 20, and photo transistor 20b turns on. If photo transistor 20b turns on, the input side of a latch circuit 22 will become high-level from a low level.

[0007] Thereby, it is latched by the low level from high level after a time delay  $t$ , the output voltage  $V_g$ ,

i.e., the control circuit stop signal, of a latch circuit 22, a latch halt of the PWM control of a control circuit 14 is carried out, and the overvoltage in output terminals 10 and 11 is canceled. In addition, a time delay  $t$  is the delay by the photograph coupler 20, the capacitor 21 for malfunction prevention, and the latch circuit 2.

[0008]

[Problem(s) to be Solved by the Invention] When output voltage turns into an overvoltage, in order not to impress an excessive electrical potential difference to the load (not shown) connected to output terminals 10 and 11 as protected operation of the above-mentioned electrical-potential-difference protection network 15, after detecting an overvoltage, it is necessary to perform protected operation to a halt as early as possible. That is, it is necessary to make a time delay  $t$  as small as possible.

[0009] However, there is a problem that possibility of causing malfunction by external factors of not only a true overvoltage but others, such as at for example, the time of a noise, a lightning surge, and suspension disconnection etc., becomes high, and the dependability on a system becomes low, so that it will carry out, if the halt actuation is made to answer early.

[0010] Then, the purpose of this invention is to offer the overvoltage protection circuit in a regulated power supply with high dependability without malfunction by the external factor.

[0011]

[Means for Solving the Problem] The overvoltage protection circuit in the regulated power supply according to this invention in view of the above-mentioned purpose is equipped with the 2nd safeguard which carries out a latch halt of the actuation of a regulated power supply when detected succeeding the inside of the time amount which has an overvoltage with the 1st safeguard which stops actuation of a regulated power supply temporarily by overvoltage detection, and the 1st overvoltage protection means twice [ at least ] or more.

[0012] Overvoltage prevention with the high dependability which carries out a latch halt and carries out auto-recovery only of the time of a true overvoltage by that cause in other external factors, such as at for example, the time of a noise, a lightning surge, and suspension disconnection etc., is performed.

[0013] Moreover, in addition to an overvoltage protection circuit [ in / in other invention / the regulated power supply of above-mentioned invention ], a regulated power supply is forward mold switching power supply. Thereby, overvoltage prevention with the high dependability in the stabilization power circuit of a switching power supply format is performed.

[0014]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained based on a drawing.

[0015] Drawing 1 is the circuit diagram showing the gestalt of operation of the overvoltage protection circuit in the regulated power supply by this invention. In drawing 1, although the same component as the conventional circuit diagram of drawing 3 attaches and explains the same sign, a regulated power supply is the forward mold switching power supply of the same configuration as the conventional circuit diagram of drawing 3.

[0016] The partial pressure resistance 16 and 17 to which the overvoltage protection circuit 15 was connected to the output terminal 10, The comparator 18 by which the partial pressure electrical potential difference  $V_o$  by the partial pressure resistance 15 and 16 is inputted into one input terminal, The source 19 of reference voltage which is connected to the input terminal of another side of a comparator 18, and has the 1st reference voltage  $V_{ref1}$  for overvoltage detection, The photograph coupler 20 which has photodiode 20a connected with the output terminal of a comparator 18 between  $+V_{cc1}$  power sources, It has 1st safeguard 15A which consists of resistance 23 to which the end was connected to photo transistor 20b of the photograph coupler 20, and the control port of a control circuit 14 of operation, and resistance 24 by which the end was connected to resistance 23 and the other end was grounded. This 1st safeguard 15A stops actuation of a regulated power supply temporarily by overvoltage detection so that it may mention later.

[0017] The capacitor 25 to which the overvoltage protection circuit 15 was connected further at the node of resistance 23 and resistance 24, The comparator 26 to which one input terminal was connected at the

node of resistance 23 and resistance 24, The source 27 of reference voltage which is connected to the input terminal of another side of a comparator 26, and has the 2nd reference voltage  $V_{ref2}$  for overvoltage detection, It has 2nd safeguard 15B which consists of a latch circuit 28 by which the input terminal was connected to the output terminal of a comparator 26, and the output terminal was connected to the control port of a control circuit 14 of operation. This 2nd safeguard 15B carries out a latch halt of the actuation of a regulated power supply, when it is detected succeeding the inside of the time amount which has an overvoltage by 1st overvoltage protection means 15A twice [ at least ] or more so that it may mention later.

[0018] In an above-mentioned configuration, protected operation of the overvoltage protection circuit 15 is performed as follows. First, when the output voltage in the output terminals 10 and 11 to which the load (not shown) was connected is within the limits of usual, the overvoltage protection circuit 15 does not operate. In this case, since photo transistor 20b of the photograph coupler 20 is off, the electrical potential difference of the node of photo transistor 20b and resistance 23 is a low level, and the output voltage of a latch circuit 22 also has a low level. Therefore, the control circuit stop signal  $V_g$  impressed to the control port of a control circuit 14 of operation is a low level, and does not affect PWM control action.

[0019] Next, if the output voltage obtained from output terminals 10 and 11 turns into an overvoltage by a certain cause, as shown in drawing 2, the partial pressure electrical potential difference  $V_o$  by the partial pressure resistance 16 and 17 will exceed the overvoltage detection electrical potential difference  $V_{ref1}$  of the source 19 of reference voltage. By that cause, the output voltage  $V_c$  of a comparator 18 is set to a low level from high level, a current flows and emits light from +Vcc1 power source to photodiode 20a of the photograph coupler 20, and photo transistor 20b turns on. If photo transistor 20b turns on, a current will flow from +Vcc1 power source to resistance 23 and 24, the electrical potential difference of the node of photo transistor 20b and resistance 23 will become high-level, and it will be impressed by the control port of a control circuit 14 of operation without delay as a control circuit stop signal  $V_g$ .

[0020] Thereby, a control circuit 14 is controlled to become a halt of operation, PWM control of FET4 for main switches is suspended, and the output voltage in output terminals 10 and 11 declines.

[0021] If output voltage declines, the partial pressure electrical potential difference  $V_o$  by the partial pressure resistance 16 and 17 will turn into one or less overvoltage detection electrical potential difference  $V_{ref}$  of the source 19 of reference voltage, and the output voltage  $V_c$  of a comparator 18 will return from a low level high-level. Thereby, a current will not flow to photodiode 20a of the photograph coupler 20, photo transistor 20b turns off and the electrical potential difference of the node of photo transistor 20b and resistance 23 serves as a low level. Therefore, the control circuit stop signal  $V_g$  returns from high level to a low level, a control circuit 14 starts PWM control of FET4 for main switches again, and the output voltage in output terminals 10 and 11 rises.

[0022] In above-mentioned actuation, the charge electrical potential difference which starts with the 1st time constant by resistance 23 and the capacitor 25 is impressed to one input terminal of a comparator 26 during the period when the output voltage  $V_c$  of a comparator 18 has a low level, and the period which in other words photo transistor 20b turns on. However, since the 1st time constant is selected so that a charge electrical potential difference may not exceed the 2nd reference voltage  $V_{ref2}$  for overvoltage detection of the source 27 of reference voltage during an above-mentioned period, a comparator 27 and a latch circuit 28 do not work. And if photo transistor 20b becomes off from ON, the charge electrical potential difference charged with the 1st time constant discharges with the 2nd time constant selected by resistance 24 and the capacitor 25 more greatly than the 1st time constant, and decreases.

[0023] Next, if an overvoltage condition is not detected when output voltage rises, a protection network 15 does not operate but a regulated power supply returns to normal actuation.

[0024] On the other hand, if the overvoltage condition is continuing when output voltage rises, an overvoltage is again detected by the comparator 18, by this overvoltage detection that is the 2nd time, photo transistor 20b will turn on and the control port of a control circuit 14 of operation will become

high-level.

[0025] By ON of photo transistor 20b, it charges with the 1st time constant again from the discharge middle by the 2nd time constant, and the charge electrical potential difference impressed to one input terminal of a comparator 26 exceeds the 2nd reference voltage  $V_{ref2}$  for overvoltage detection, while photo transistor 20b is in an ON state.

[0026] The output voltage  $V_c$  of a comparator 26 becomes high-level from a low level by that cause, and latch actuation of the latch circuit 28 is carried out. The output voltage of a latch circuit 28 is latched high-level from a low level by latch actuation.

[0027] Therefore, after [ of photo transistor 20b ] off is latched high-level, therefore the control circuit stop signal  $V_g$  carries out a latch halt of the PWM control of a control circuit 14, and the overvoltage in output terminals 10 and 11 is canceled.

[0028] As mentioned above, in the 1st overvoltage detection by 1st safeguard 15A, if a regulated power supply is made to stop, starting is applied again and 1st safeguard 15A detects an overvoltage continuously again (the 2nd time), a latch halt will be carried out by 2nd safeguard 15b. Thereby, at the time of overvoltage detection malfunction at the time of a true overvoltage, can perform a latch halt, and according to other external factors, such as at for example, the time of a noise, a lightning surge, and suspension disconnection etc., since it becomes the actuation which returns to normal actuation by the reboot after a stop, the dependability on a system becomes high.

[0029] Although the gestalt of operation of this invention was explained as above, not only this but various deformation and application are possible for this invention.

[0030] For example, when high level is impressed to an input, a high-level latch signal is outputted, but according to logical relation with other components, a latch circuit 28 can constitute an input and an output from a gestalt of above-mentioned operation so that it may become a low level and which a high-level combination.

[0031] Moreover, when the high-level control voltage  $V_g$  is impressed to a control port of operation, it becomes a halt of operation, but when the control voltage  $V_g$  of a low level is impressed to a control port of operation according to logical relation with other components, a control circuit 14 may consist of gestalten of above-mentioned operation so that it may become a halt of operation.

[0032] Moreover, although a latch halt is carried out by the 2nd overvoltage detection, you may constitute from a gestalt of above-mentioned operation so that a latch halt may be carried out by continuation detection of 2 times or more of counts.

[0033] Moreover, with the gestalt of above-mentioned operation, although the overvoltage protection in forward mold switching power supply was explained, it is applicable to the regulated power supply of other gestalten.

[0034]

[Effect of the Invention] According to this invention, it operates only at the time of a true overvoltage, and reliable overvoltage prevention which carries out auto-recovery in other external factors, such as at for example, the time of a noise, a lightning surge, and suspension disconnection etc., is performed.

---

[Translation done.]

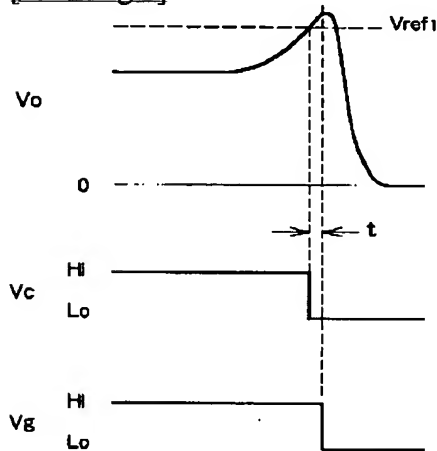
## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

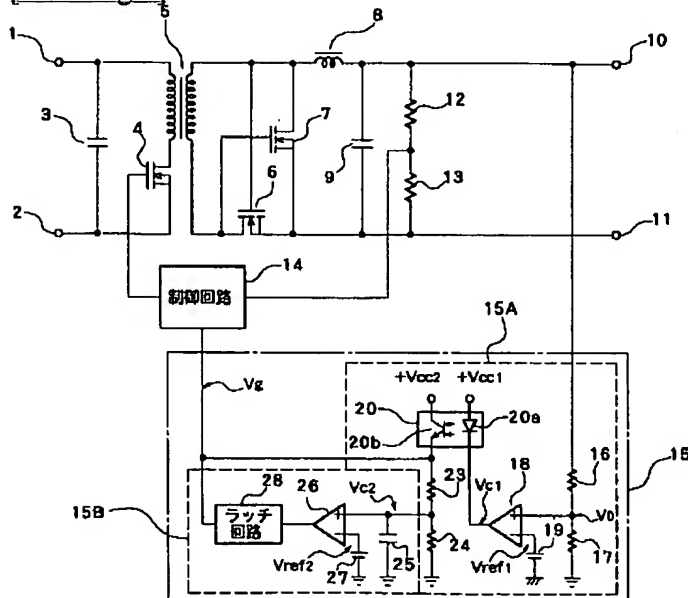
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

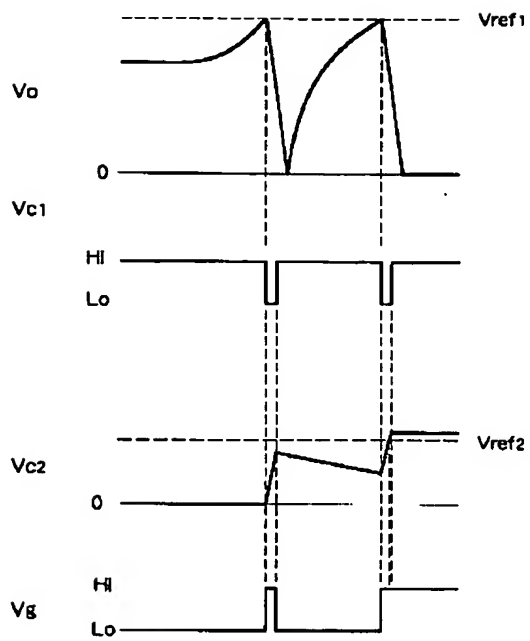
[Drawing 4]



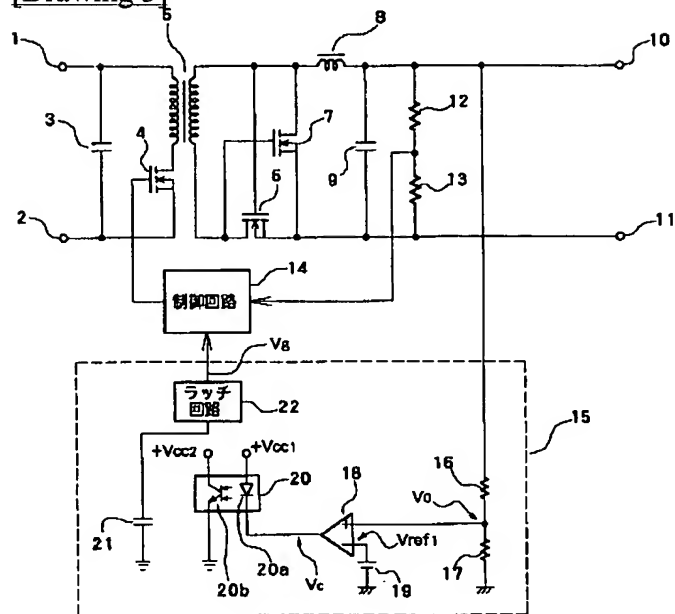
[Drawing 1]



[Drawing 2]



[Drawing 3]



[Translation done.]



(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-135967

(P2002-135967A)

(43) 公開日 平成14年5月10日 (2002.5.10)

(51) Int.Cl.	識別記号	F I	キーワード (参考)
H 0 2 H	3/20	H 0 2 H 3/20	A 5 G 0 0 4
	7/20	7/20	B 5 G 0 5 3
H 0 2 M	3/28	H 0 2 M 3/28	C 5 H 7 3 0
	3/335	3/335	F
			B

審査請求 有 請求項の数2 O L (全 6 頁)

(21) 出願番号 特願2000-321116(P2000-321116)

(22) 出願日 平成12年10月20日 (2000. 10. 20)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(71) 出願人 390013773

デンセイ・ラムダ株式会社

東京都品川区東五反田一丁目11番15号 電

波ビルディング

(72) 発明者 松田 英志

東京都港区芝五丁目7番1号 日本電気株  
式会社内

(74) 代理人 10008/859

弁理士 渡辺 秀治 (外1名)

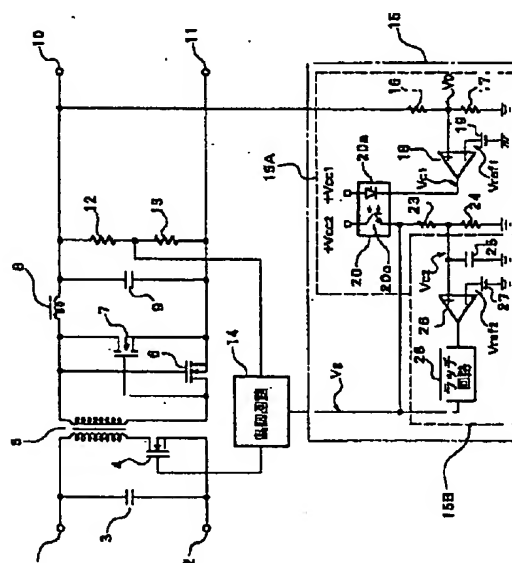
最終頁に続く

(54) 【発明の名称】 安定化電源における過電圧保護回路

(57) 【要約】

【課題】 外的要因による誤動作のない信頼性の高い安定化電源における過電圧保護回路を提供すること。

【解決手段】 過電圧検出により安定化電源の動作を一時的に停止させる第1の保護手段15Aと、第1の過電圧保護手段15Aにより過電圧が所定時間内に少なくとも2回以上連続して検出された場合に、安定化電源の動作をラッチ停止させる第2の保護手段15Bとを備えている。



(2) 002-135967 (P2002-135967A)

## 【特許請求の範囲】

【請求項1】 過電圧検出により安定化電源の動作を一時的に停止させる第1の保護手段と、上記第1の過電圧保護手段により過電圧がある時間内に少なくとも2回以上連続して検出された場合に、上記安定化電源の動作をラッチ停止させる第2の保護手段とを備えていることを特徴とする安定化電源における過電圧保護回路。

【請求項2】 前記安定化電源は、フォワード型スイッチング電源であることを特徴とする請求項1記載の安定化電源における過電圧保護回路。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、安定化電源における過電圧保護回路に関するものである。

【0002】

【従来の技術】図3は、従来の安定化電源における過電圧保護回路の一例を示す回路図である。安定化電源は、入力端子1、2、平滑コンデンサ3、メインスイッチ用MOSFET4およびトランス5の一次巻線からなる一次側駆動回路と、整流スイッチ用MOSFET6、還流スイッチ用MOSFET7、チョークコイル8、出力コンデンサ9、出力端子10、11、分圧抵抗12、13、および制御回路14からなる二次側出力回路とから構成されるフォワード型スイッチング電源である。

【0003】過電圧保護回路15は、出力端子10に接続された分圧抵抗16、17と、分圧抵抗15、16による分圧電圧 $V_o$ が一方の入力端子に輸入されるコンパレータ18と、コンパレータ18の他方の入力端子に接続され、第1の過電圧検出用基準電圧 $V_{ref1}$ を有する基準電圧源19と、コンパレータ18の出力端子に接続されたフォトダイオード20aとフォトトランジスタ20bとからなるフォトカップラ20と、フォトカップラ20のフォトトランジスタ20bと接地間に接続された誤動作防止用コンデンサ21と、入力端子がフォトトランジスタ20bとコンデンサ21の接続点に接続されたラッチ回路22とからなる。

【0004】上述の構成において、メインスイッチ用MOSFET4は、制御回路14により、出力端子10、11から得られる出力電圧が安定するようにPWM制御される。

【0005】過電圧保護回路15の保護動作は、次のように行われる。まず、負荷（図示しない）が接続された出力端子10、11における出力電圧が、通常の範囲内にある場合は、過電圧保護回路15は動作しない。この場合は、制御回路14の動作制御ポートに接続されたラッチ回路22の出力電圧、すなわち制御電圧 $V_g$ は、ハイレベルになっており、制御回路14のPWM制御動作に影響を与えない。

【0006】次に、出力端子10、11から得られる出

力電圧が、何らかの原因で過電圧になると、図4に示すように、分圧抵抗16、17による分圧電圧 $V_o$ が、基準電圧源19の過電圧検出電圧 $V_{ref1}$ を超える。それにより、コンパレータ18の出力電圧 $V_c$ がハイレベルからローレベルになり、フォトカップラ20のフォトダイオード20aに $+V_{cc}$ 電源から電流が流れて発光し、フォトトランジスタ20bはオンする。フォトトランジスタ20bがオンすると、ラッチ回路22の入力側は、ローレベルからハイレベルになる。

【0007】それにより、ラッチ回路22の出力電圧、すなわち制御回路停止信号 $V_g$ は、遅延時間 $t$ 後にハイレベルからローレベルにラッチされ、制御回路14のPWM制御をラッチ停止させ、出力端子10、11における過電圧が解消される。なお、遅延時間 $t$ は、フォトカップラ20、誤動作防止用コンデンサ21およびラッチ回路22による遅れである。

【0008】

【発明が解決しようとする課題】上述の電圧保護回路15の保護動作としては、出力電圧が過電圧になった時、出力端子10、11に接続される負荷（図示しない）に過大な電圧が印加されないようにするため、過電圧を検出してから停止までできるだけ早く保護動作を行う必要がある。すなわち、遅延時間 $t$ をできるだけ小さくする必要がある。

【0009】しかし、その停止動作を早く応答させればさせるほど、真の過電圧だけでなく、その他の外的要因（たとえば、ノイズ、雷サージ、垂下開放時等）による誤動作を引き起こす可能性が高くなり、システム上の信頼性が低くなるという問題がある。

【0010】そこで、本発明の目的は、外的要因による誤動作のない信頼性の高い安定化電源における過電圧保護回路を提供することにある。

【0011】

【課題を解決するための手段】上記した目的に鑑みて、本発明による安定化電源における過電圧保護回路は、過電圧検出により安定化電源の動作を一時的に停止させる第1の保護手段と、第1の過電圧保護手段により過電圧がある時間内に少なくとも2回以上連続して検出された場合に、安定化電源の動作をラッチ停止させる第2の保護手段とを備えている。

【0012】それにより、真の過電圧時のみラッチ停止し、その他の外的要因（たとえば、ノイズ、雷サージ、垂下開放時等）においては自動復旧する信頼性の高い過電圧防止が行われる。

【0013】また、他の発明は、上述の発明の安定化電源における過電圧保護回路に加えて安定化電源は、フォワード型スイッチング電源である。それにより、スイッチング電源形式の安定化電源回路における信頼性の高い過電圧防止が行われる。

【0014】

(3) 002-135967 (P2002-135967A)

【発明の実施の形態】以下、本発明の実施の形態について、図面に基いて説明する。

【0015】図1は、本発明による安定化電源における過電圧保護回路の実施の形態を示す回路図である。図1において、図3の従来回路図と同一の構成要素は同一符号を付して説明するが、安定化電源は、図3の従来回路図と同一構成のフォワード型スイッチング電源である。

【0016】過電圧保護回路15は、出力端子10に接続された分圧抵抗16、17と、分圧抵抗15、16による分圧電圧 $V_o$ が一方の入力端子に入力されるコンパレータ18と、コンパレータ18の他方の入力端子に接続され、第1の過電圧検出用基準電圧 $V_{ref1}$ を有する基準電圧源19と、コンパレータ18の出力端子と+ $V_{cc1}$ 電源間に接続されたフォトダイオード20aを有するフォトカップラ20と、一端がフォトカップラ20のフォトリランジスタ20bと制御回路14の動作制御ポートとに接続された抵抗23と、一端が抵抗23に接続され、他端が接地された抵抗24とからなる第1の保護手段15Aを有する。この第1の保護手段15Aは、後述するように、過電圧検出により安定化電源の動作を一時的に停止させるものである。

【0017】過電圧保護回路15は、さらに、抵抗23と抵抗24の接続点に接続されたコンデンサ25と、一方の入力端子が抵抗23と抵抗24の接続点に接続されたコンパレータ26と、コンパレータ26の他方の入力端子に接続され、第2の過電圧検出用基準電圧 $V_{ref2}$ を有する基準電圧源27と、入力端子がコンパレータ26の出力端子に接続されかつ出力端子が制御回路14の動作制御ポートに接続されたラッチ回路28とからなる第2の保護手段15Bを有する。この第2の保護手段15Bは、後述するように、第1の過電圧保護手段15Aにより過電圧がある時間内に少なくとも2回以上連続して検出された場合に、安定化電源の動作をラッチ停止させるものである。

【0018】上述の構成において、過電圧保護回路15の保護動作は、次のように行われる。まず、負荷（図示しない）が接続された出力端子10、11における出力電圧が、通常の範囲内にある場合は、過電圧保護回路15は動作しない。この場合は、フォトカップラ20のフォトリランジスタ20bはオフとなっているので、フォトリランジスタ20bと抵抗23の接続点の電圧はローレベルであり、また、ラッチ回路28の出力電圧もローレベルになっている。したがって、制御回路14の動作制御ポートに印加される制御回路停止信号 $V_g$ はローレベルであり、PWM制御動作に影響を与えない。

【0019】次に、出力端子10、11から得られる出力電圧が、何らかの原因で過電圧になると、図2に示すように、分圧抵抗16、17による分圧電圧 $V_o$ が、基準電圧源19の過電圧検出電圧 $V_{ref1}$ を超える。それにより、コンパレータ18の出力電圧 $V_c$ がハイレ

ルからローレベルになり、フォトカップラ20のフォトダイオード20aに+ $V_{cc1}$ 電源から電流が流れて発光し、フォトリランジスタ20bはオンする。フォトリランジスタ20bがオンすると、+ $V_{cc1}$ 電源から抵抗23、24に電流が流れ、フォトリランジスタ20bと抵抗23の接続点の電圧がハイレベルになり、制御回路停止信号 $V_g$ として制御回路14の動作制御ポートに遅延なく印加される。

【0020】それにより、制御回路14は動作停止となるように制御され、メインスイッチ用FET4のPWM制御が停止され、出力端子10、11における出力電圧が低下する。

【0021】出力電圧が低下すると、分圧抵抗16、17による分圧電圧 $V_o$ が、基準電圧源19の過電圧検出電圧 $V_{ref1}$ 以下になり、コンパレータ18の出力電圧 $V_c$ がローレベルからハイレベルに戻る。それにより、フォトカップラ20のフォトダイオード20aに電流が流れなくなり、フォトリランジスタ20bはオフし、フォトリランジスタ20bと抵抗23の接続点の電圧がローレベルとなる。したがって制御回路停止信号 $V_g$ は、ハイレベルからローレベルにもどり、制御回路14は、再びメインスイッチ用FET4のPWM制御を開始し、出力端子10、11における出力電圧が上昇する。

【0022】上述の動作において、コンパレータ18の出力電圧 $V_c$ がローレベルになっている期間、言い換えるとフォトリランジスタ20bがオンしている期間の間、コンパレータ26の一方の入力端子には、抵抗23とコンデンサ25による第1の時定数で立ち上がる充電電圧が印加される。しかし、第1の時定数は、上述の期間中に充電電圧が基準電圧源27の第2の過電圧検出用基準電圧 $V_{ref2}$ を超えないように選定されているので、コンパレータ27およびラッチ回路28は動かない。そして、フォトリランジスタ20bがオンからオフになると、第1の時定数により充電された充電電圧は、抵抗24とコンデンサ25により第1の時定数より大きく選定されている第2の時定数で放電され、減少していく。

【0023】次に、出力電圧が上昇したとき、過電圧状態が検出されなければ、保護回路15は動作せず、安定化電源は正常動作に復帰する。

【0024】一方、出力電圧が上昇したとき過電圧状態が継続していると、再びコンパレータ18で過電圧が検出され、この2回目の過電圧検出により、フォトリランジスタ20bがオンし、制御回路14の動作制御ポートはハイレベルになる。

【0025】フォトリランジスタ20bのオンにより、コンパレータ26の一方の入力端子に印加される充電電圧は、第2の時定数による放電途中から再び第1の時定数で充電され、フォトリランジスタ20bがオン状態に

(4) 002-135967 (P2002-135967A)

ある間に第2の過電圧検出用基準電圧 $V_{ref2}$ を超える。

【0026】それにより、コンパレータ26の出力電圧 $V_c$ がローレベルからハイレベルになり、ラッチ回路28をラッチ動作させる。ラッチ動作により、ラッチ回路28の出力電圧は、ローレベルからハイレベルにラッチされる。

【0027】したがって、制御回路停止信号 $V_g$ は、フォトランジスタ20bのオフ後もハイレベルにラッチされ、したがって、制御回路14のPWM制御をラッチ停止させ、出力端子10, 11における過電圧が解消される。

【0028】以上のように、第1の保護手段15Aによる1回目の過電圧検出では、安定化電源を一旦停止させ、再び起動をかけ、第1の保護手段15Aにより再度(2回目)過電圧を連続的に検出したら、第2の保護手段15bによりラッチ停止させている。それにより、真の過電圧時にはラッチ停止ができ、その他の外的要因(たとえば、ノイズ、雷サージ、垂下開放時等)による過電圧検出誤動作時には、一旦停止後再起動にて、正常動作に戻る動作となるので、システム上の信頼性が高くなる。

【0029】以上の通り、本発明の実施の形態について説明したが、本発明はこれに限らず、種々の変形、応用が可能である。

【0030】たとえば、上述の実施の形態では、ラッチ回路28は、入力にハイレベルが印加されたときハイレベルのラッチ信号を出力するものであるが、その他の構成要素との論理関係に応じて、入力および出力は、ローレベルとハイレベルのいずれの組み合わせになるように構成することができる。

【0031】また、上述の実施の形態では、制御回路14は、動作制御ポートにハイレベルの制御電圧 $V_g$ が印加されたとき、動作停止となるものであるが、その他の構成要素との論理関係に応じて、動作制御ポートにローレベルの制御電圧 $V_g$ が印加されたとき、動作停止となるように構成しても良い。

【0032】また、上述の実施の形態では、2回目の過電圧検出でラッチ停止させているが、2回以上の回数の連続検出でラッチ停止させるように構成しても良い。

【0033】また、上述の実施の形態では、フォワード型スイッチング電源における過電圧保護について説明したが、他の形態の安定化電源に適用可能である。

【0034】

【発明の効果】本発明によれば、真の過電圧時のみ動作し、その他の外的要因(たとえば、ノイズ、雷サージ、垂下開放時等)においては自動復旧する信頼性の高い過電圧防止が行われる。

【図面の簡単な説明】

【図1】本発明による安定化電源における保護回路の実施の形態を示す回路図である。

【図2】図1の回路図における各部の信号のタイミング図である。

【図3】従来の安定化電源における保護回路の実施の形態を示す回路図である。

【図4】図3の回路図における各部の信号のタイミング図である。

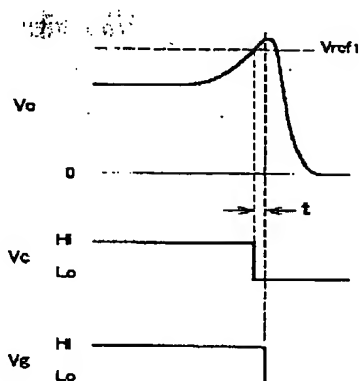
【符号の説明】

15 過電圧保護回路

15A 第1の保護手段

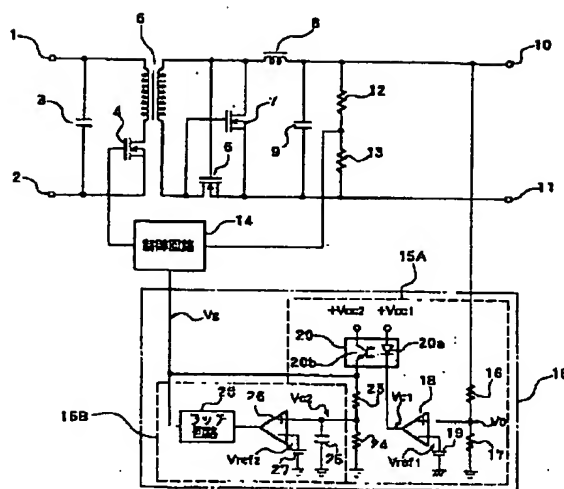
15b 第2の保護手段

【図4】

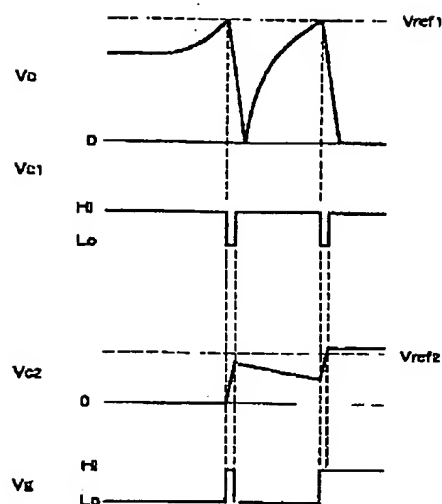


(5) 002-135967 (P2002-135967A)

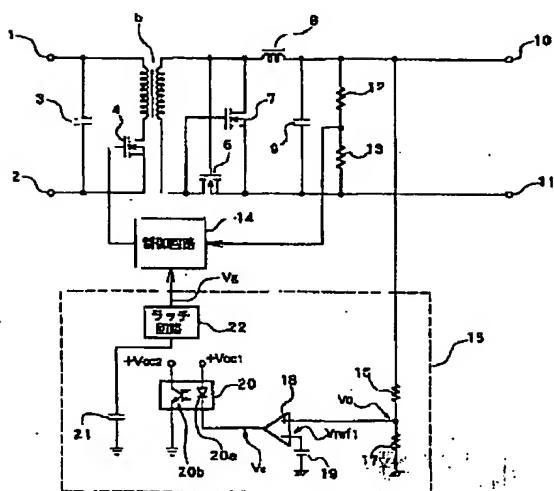
【図1】



【図2】



【図3】



フロントページの続き

(72)発明者 清水 芳文  
 東京都品川区東五反田1丁目11番15号電波  
 ビルディング デンセイ・ラムダ株式会社  
 内

(6) 002-135967 (P2002-135967A)

Fターム(参考) 5G004 AA04 AB02 BA07 BA08 DB01  
DB02 DC01 DC04 DC09 DC14  
EA01  
5G053 BA04 CA02 EA02 EB02 EC03  
5H730 AA20 AS01 BB23 BB57 DD04  
EE02 EE08 EE10 EE14 FD01  
FF19 FG05 XX03 XX12 XX23  
XX32 XX44

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**